# PATENT ABSTRACTS OF JAPAN

(11)Publication number:

06-235902

(43)Date of publication of application: 23.08.1994

(51)Int.CI.

G02F 1/133 G02F 1/133 G09G 3/36

(21)Application number: 05-021533

(22)Date of filing:

09.02.1993

(71)Applicant:

SHARP CORP

(72)Inventor:

YANAGI TOSHIHIRO

OKADA HISAO

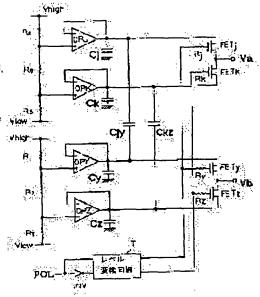
**NISHITANI TADATSUGU** 

### (54) GRADATION VOLTAGE GENERATING DEVICE AND SIGNAL LINE DRIVING CIRCUIT FOR DISPLAY DEVICE

#### (57)Abstract:

PURPOSE: To provide a gradation voltage generating device and a signal line driving circuit constituting a liquid crystal display device capable of using capacitors having a necessary and sufficient capacity without applying a load to the gradation voltage generating device, sufficiently coping with an abrupt load fluctuation, and having low power consumption.

CONSTITUTION: Multiple AC voltage generating circuits having two voltage sources OPJ. OPK and OPY, OPZ respectively are provided, two optional voltage generating circuits are provided with the first capacitors Cju, Ckz connected between one-side voltage sources OPJ, OPY and switch means FETj, FETy at one end and connected between the other voltage sources OPK, OPZ and switch means FETk, FETz at the other end, and the voltage fluctuation due to the fluctuation of the capacitive load connected to a gradation voltage generating device is reduced. Charges accumulated in the first capacitors Cjy, Ckz are fed as part of the charges of the rush current flowing when the switches FETj, FETk, FETz are switched, and the power consumption is reduced.



### LEGAL STATUS

[Date of request for examination]

23.01.1997

[Date of sending the examiner's decision of rejection]

29.07.1999

[Kind of final disposal of application other than the examiner's decision

of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3029940

[Date of registration]

04.02.2000

[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]

11-13804 30.08.1999

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

- (19)【発行国】日本国特許庁(JP)
- (12)【公報種別】公開特許公報 (A)
- (11)【公開番号】特開平6-235902
- (43) 【公開日】平成6年(1994) 8月23日
- (54) 【発明の名称】表示装置の階調電圧発生装置及び信号線駆動回路
- (51)【国際特許分類第5版】

G02F 1/133 520 9226-2K

575 9226-2K

G09G 3/36

7319-5G

【審査請求】未請求

【請求項の数】 4

【出願形態】OL

【全頁数】8

- (21) 【出願番号】特願平5-21533
- (22) 【出願日】平成5年(1993)2月9日
- (71)【出願人】

【識別番号】00005049

【氏名又は名称】シャープ株式会社

【住所又は居所】大阪府大阪市阿倍野区長池町22番22号

(72)【発明者】

【氏名】柳 俊洋

【住所又は居所】大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内

(72)【発明者】

【氏名】岡田 久夫

【住所又は居所】大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内

(72)【発明者】

【氏名】西谷 忠継

【住所又は居所】大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内

(74)【代理人】

【弁理士】

【氏名又は名称】山本 秀策

## (57)【要約】

【目的】 階調電圧発生装置に負荷を与えずに、必要十分な容量のコンデンサの使用を可能 とし、その結果、急激な負荷変動に対して十分に対応し、更に、低消費電力の液晶表示装 置を可能にする階調電圧発生装置及び信号線駆動回路を提供する。

【構成】 それぞれ2つの電圧源OPJ及びOPK、OPY及びOPZを有する複数の交流電圧発生回路を備え、任意の2個の電圧発生回路に対し、一方における電圧源OPJ、OPYとスイッチ手段FETj、FETyとの間に一端が接続され、他方における電圧源OPK、OPZとスイッチ手段FETk、FETzとの間に他端が接続された第1のコンデンサCjy、Ckzを備えているので、階調電圧発生装置に接続された容量性負荷の変動による電圧変動が低減される。又、スイッチFETj、FETk、FETy及びFETzの切り替え時に流れる突入電流の電荷の一部として、上記第1のコンデンサCjy、Ckzに蓄積された電荷が供給されるので、消費電力を削減する。

## 【特許請求の範囲】

【請求項1】 互いに異なる電圧レベルの交流電圧を出力する複数の電圧発生回路と、該電圧発生回路の任意の2つの間に設けられた第1のコンデンサとを備え、各電圧発生回路が、互いに異なるレベルの電圧を出力する2個の電圧源と、2個の電圧源からの出力電圧が与えられ、何れか一方の電圧を外部に出力するスイッチ手段とを有し、該第1のコンデンサが、任意の2個の電圧発生回路に対し、一方における電圧源とスイッチ手段との間に一端が接続され、他方における電圧源とスイッチ手段との間に他端が接続された階調電圧発生装置。

【請求項2】 前記電圧発生回路が第2のコンデンサを更に備え、該第2のコンデンサが、前記電圧源と前記スイッチ手段との間に一端が接続された請求項1に記載の階調電圧発生装置。

【請求項3】 前記電圧発生回路が第3のコンデンサを更に備え、該第3のコンデンサが、 一方の電圧源と前記スイッチ手段との間に一端が接続され、他方の電圧源と該スイッチ手段との間に他端が接続された請求項1又は2に記載の階調電圧発生装置。

【請求項4】 容量性負荷に充電された電荷により表示を行う表示体の該容量性負荷に電気的に接続された信号線駆動回路であって、複数の異なる電圧レベルの交流電圧を出力する階調電圧発生装置と、該階調電圧発生装置から出力された電圧により、該表示体に表示すべき画像データに対応した電圧を該表示体に出力する手段とを有し、該階調電圧発生装置が、互いに異なる電圧レベルの交流電圧を出力する複数の電圧発生回路と、該電圧発生回路の任意の2つの間に設けられた第1のコンデンサとを備え、各電圧発生回路が、互いに異なるレベルの電圧を出力する2個の電圧源と、2個の電圧源からの出力電圧が与えられ、

何れか一方の電圧を該容量性負荷に出力するスイッチ手段とを有し、該第1のコンデンサが、任意の2個の電圧発生回路に対し、一方における電圧源とスイッチ手段との間に一端が接続され、他方における電圧源とスイッチ手段との間に他端が接続された信号線駆動回路。

# 詳細な説明

### 【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、能動行列型液晶表示装置、特に振動電圧法により階調表示を行う表示装置に用いられ、複数の電圧レベルの交流電圧を発生する階調電圧発生装置及びそれを用いた信号線駆動回路に関する。

[0002]

【従来の技術】液晶表示装置において、表示を行う表示体の信号線駆動するための信号線 駆動回路を有する。階調電圧発生装置は、複数の電圧レベルの交流電圧を階調電圧として 信号線駆動回路に与え、その信号線駆動回路は、入力される画像データに対応した電圧を 表示体に出力する。表示体は、マトリクス状に表示の1単位である絵素を有する。各絵素 は、間に液晶を介して共通電極と信号電極とを有し、この液晶が表示媒体となる。各信号 電極には信号線駆動回路からの入力電圧が信号線を介して与えられ、この電圧が各絵素に 充電される。このようにして、液晶表示装置における表示が実現される。なお、表示媒体 に液晶を使用する場合は、絵素が直流電圧が印加されると劣化ないしは破壊されるので、 それを防止するために、信号電極をある基準電圧を中心とした交流電圧で駆動する。

【0003】<u>図7</u>に、本願出願人が、特願平3-211149号において提案した**階**調電 圧発生装置の一例を示す。

【0004】この階調電圧発生装置は、共通電極電圧 $V_{com}$ を発生するための演算増幅器OP $_{0}$ 、並びにそれぞれ階調電圧 $V_{0}$ ~ $V_{3}$  を発生するための演算増幅器OP $_{0}$ ~OP $_{3}$  を備えている。演算増幅器OP $_{c}$ 、OP $_{0}$ 及びOP $_{1}$ の反転入力には信号POLが与えられており、演算増幅器OP $_{2}$ 及びOP $_{3}$ の反転入力には信号POLがインバータINVを介して与えられている。各演算増幅器OP $_{c}$ 及びOP $_{0}$ ~OP $_{3}$ からは、それぞれの非反転入力には抵抗分圧器PD $_{com}$ 及びPD $_{0}$ ~PD $_{3}$ の出力がそれぞれ与えられている。各抵抗分圧器PD $_{com}$ 及びPD $_{0}$ ~PD $_{3}$ は、それぞれ2個の固定抵抗 $R_{c1}$ 及び $R_{c2}$ 、 $R_{01}$ 及び $R_{02}$ 、 $R_{11}$ 及び $R_{12}$ 、 $R_{21}$ 及び $R_{22}$ 、並びに $R_{31}$ 及び $R_{32}$ で構成されており、一方の抵抗 $R_{c1}$ 、 $R_{01}$ 、 $R_{11}$ 、 $R_{21}$ 及び $R_{31}$ 一端は十電位の電源 $V_{dd}$ に接続され、他方の抵抗 $V_{c2}$ 、 $V_{c2}$   $V_{c2}$ 

【0005】図8に、上記階調電圧装置の出力波形の一例を示す。尚、本図は1水平線毎

に電圧の極性を反転するライン反転駆動の場合の波形であり、以下同様である。上記構成の各演算増幅器OP。及びOP $_0$ ~OP $_3$  からは、各固定抵抗R $_{01}$ 、R $_{02}$ 、R $_{11}$ 、R $_{12}$ 、R $_{21}$ 、R $_{22}$ 、R $_{31}$  及びR $_{32}$  を適当に設定することにより、それぞれの非反転入力の印加電圧を基準電圧VMとして信号POLと同期して振動する交流電圧V $_{\infty m}$  及びV $_0$ ~V $_3$  が出力される。但し、図からも分かるように、電圧V $_{\infty m}$ 、V $_0$  及びV $_1$  と電圧V $_2$  及びV $_3$  とでは互いに逆位相となっている。これらの電圧振幅値は各演算増幅器OP。及びOP $_0$ ~OP $_3$  の増幅率によって定まる。

【0006】上述した各演算増幅器 $OP_0$ 及び $OP_0$ ~ $OP_3$ は、電流増幅して、出力の極性を切り換える時に流れる大きな突入電流を出力させるために、 $\boxed{M9}$ に示すような構成とすることもある。この構成では、演算増幅器OPの出力を、2個のトランジスタ $Q_1$ 及び $Q_2$ を用いた双方向の電流増幅回路により増幅している。

【0007】このようにして得られる階調電圧 $V_0 \sim V_3$ は、信号線駆動回路に与えられる。信号線駆動回路は、与えられた階調電圧 $V_0 \sim V_3$ のいずれかを選択してそのまま出力するか、又は振動電圧法によって作られる電圧 $V_0 \sim V_3$ の補間電圧を出力することにより、画像データに対応した電圧を絵素に充電する。振動電圧法とは、相異なる2つの電圧の間を、1水平周期に比べて非常に短い周期で振動させることにより、この2つの電圧の間の任意の電圧を得る方法である。詳しくは、本願出願人の出願である特願平4-129164号を参照して頂きたい。

## [0008]

【発明が解決しようとする課題】上記従来の階調電圧発生装置は、信号線駆動回路が階調電圧 $V_0 \sim V_3$ のいずれかを選択すると、階調電圧発生回路の出力の極性を切り換えるときに急激な負荷変動が生じる。信号線駆動回路に振動電圧法を採用する場合には、単に階調電圧を選択する方法に比べてこの負荷変動が大きく、また、その変化速度も大きい。

【0009】このような負荷変動は、出力電圧の変動の原因となる。<u>図10</u>に、信号線駅動回路に振動電圧法を採用する場合の階調電圧発生装置の一電圧レベルの出力波形の一例を示す。図示するように、階調電圧発生装置の出力波形そのものの電圧が変動してしまうと、結果的に絵素に充電される電圧に不均等が生じ、表示品位の劣化という問題を招く。

【0010】上記問題を解決するために、階調電圧発生装置の出力端子と信号線駆動回路の階調電圧用入力端子との間にコンデンサを設けることにより、電圧変動に対する電荷の吸収及び供給を行うことも考えられる。しかしこの場合に、十分な容量のコンデンサを用いて対処することは困難であった。その理由を以下に説明する。

【0011】階調電圧発生装置の出力端子にコンデンサを接続すると、コンデンサそのものが、交流駆動を行っている階調電圧発生装置の負荷となる。従って、階調電圧の極性切り替え時に階調電圧発生装置自身でコンデンサを充放電する必要が生じる。その結果、階調電圧発生装置の出力波形が遅延するのみならず、充放電のために電力消費量が大きくなる等の問題が発生する。このような理由により、事実上、十分な容量のコンデンサを使用

することは不可能な状態であった。

【0012】本発明は、上記従来技術の問題点を解決するためになされたものであり、階調電圧発生装置に負荷を与えずに、必要十分な容量のコンデンサの使用を可能とし、その結果、急激な負荷変動に対して十分に対応できる階調電圧発生装置及び信号線駆動回路を提供することを第1の目的とする。

【0013】また、本発明は、上記目的に加えて、低消費電力の液晶表示装置を可能にする階調電圧発生装置及び信号線駆動回路を提供することを第2の目的とする。

#### [0014]

【課題を解決するための手段】本発明の階調電圧発生装置は、互いに異なる電圧レベルの交流電圧を出力する複数の電圧発生回路と、該電圧発生回路の任意の2つの間に設けられた第1のコンデンサとを備え、各電圧発生回路が、互いに異なるレベルの電圧を出力する2個の電圧源と、2個の電圧源からの出力電圧が与えられ、何れか一方の電圧を外部に出力するスイッチ手段とを有し、該第1のコンデンサが、任意の2個の電圧発生回路に対し、一方における電圧源とスイッチ手段との間に一端が接続され、他方における電圧源とスイッチ手段との間に他端が接続されており、そのことにより、上記目的が達成される。

【0015】前記電圧発生回路が第2のコンデンサを更に備え、該第2のコンデンサが、 前記電圧源と前記スイッチ手段との間に一端が接続されていてもよい。

【0016】前記電圧発生回路が第3のコンデンサを更に備え、該第3のコンデンサが、 一方の電圧源と前記スイッチ手段との間に一端が接続され、他方の電圧源と該スイッチ手 段との間に他端が接続されていてもよい。

【0017】本発明の信号線駆動回路は、容量性負荷に充電された電荷により表示を行う表示体の該容量性負荷に電気的に接続された信号線駆動回路であって、複数の異なる電圧レベルの交流電圧を出力する階調電圧発生装置と、該階調電圧発生装置から出力された電圧により、該表示体に表示すべき画像データに対応した電圧を該表示体に出力する手段とを有し、該階調電圧発生装置が、互いに異なる電圧レベルの交流電圧を出力する複数の電圧発生回路と、該電圧発生回路の任意の2つの間に設けられた第1のコンデンサとを備え、各電圧発生回路が、互いに異なるレベルの電圧を出力する2個の電圧源と、2個の電圧源からの出力電圧が与えられ、何れか一方の電圧を該容量性負荷に出力するスイッチ手段とを有し、該第1のコンデンサが、任意の2個の電圧発生回路に対し、一方における電圧源とスイッチ手段との間に一端が接続され、他方における電圧源とスイッチ手段との間に他端が接続されており、そのことにより上記目的が達成される。

- 【0018】前記第1のコンデンサが一電圧源に対して複数個設けられていてもよい。
- 【0019】前記第2のコンデンサが一電圧源に対して複数個設けられていてもよい。
- 【0020】前記第3のコンデンサが一電圧源に対して複数個設けられていてもよい。
- 【0021】前記信号線駆動回路が、前記電圧発生回路から出力される相異なる電圧レベルの複数の交流電圧のうちの2つ電圧を振動させることにより、前記表示体に表示すべき

画像データに対応した電圧を作成し、該表示体に出力する電圧法により駆動されていても よい。

【0022】前記信号線駆動回路が、前記表示体に表示すべき画像データに対応させて、 前記階調電圧発生装置から出力される相異なる電圧レベルの複数の交流電圧の1つを選択 し、その選択された交流電圧の電圧レベルを該表示体に出力してもよい。

【0023】前記電圧源が演算増幅器を備えていてもよい。

【0024】前記スイッチが、電界効果トランジスタであってもよい。

[0025]

【作用】本発明の階調電圧発生装置は、それぞれ2つの電圧源を有する複数の交流電圧発生回路を備え、任意の2個の電圧発生回路に対し、一方における電圧源とスイッチ手段との間に一端が接続され、他方における電圧源とスイッチ手段との間に他端が接続された第1のコンデンサを備えているので、階調電圧発生装置に接続された容量性負荷の変動による電圧変動が低減される。又、スイッチの切り替え時に流れる突入電流の電荷の一部として、上記第1のコンデンサに蓄積された電荷が供給されるので、消費電力を削減する。

【0026】本発明の階調電圧発生装置を、電圧源とスイッチ手段との間に一端が接続された第2のコンデンサを備えた構成にする場合は、スイッチ手段によって互いに切り離されるので、電圧変動を吸収するために十分な値の容量に設定することができ、電圧変動の低減及び突入電流の電荷供給の効果を更にあげることができる。

【0027】更に、本発明の階調電圧発生装置における電圧発生回路が、一方の電圧源と前記スイッチ手段との間に一端が接続され、他方の電圧源と該スイッチ手段との間に他端が接続された第3のコンデンサを更に備えた構成にすれば、第1のコンデンサ及び第2のコンデンサ同様に、上記効果をあげる。

【0028】本発明の信号線駆動回路は、表示体に表示すべき画像データに対応した電圧を表示体に出力する手段に、上記階調電圧発生装置からの出力を与える構成としているので、表示体の容量性負荷が変動しても、その変動を階調電圧発生装置が有するコンデンサが吸収する。その結果、電圧変動が抑制される。更に、階調電圧発生装置が低消費電圧であるので、表示装置全体としての消費電力が低減される。

[0029]

【実施例】本発明を実施例について以下に説明する。

【0030】 〈第1実施例〉 図1に、本発明の第1実施例の電圧発生回路の基本的構成図を示す。この電圧発生回路は、2つの直流電圧源Y及びZを有し、電圧源Yの出力電圧Vyは、電圧源Zの出力電圧Vzよりも高くなるように設定されている。電圧源Y及びZの出力には、それぞれスイッチSWy及びSWzの一端が接続されており、スイッチSWy及びSWzの一端が接続されており、スイッチSWy及びSWzとSWzと接続点の電圧が出力電圧Vsとなる。スイッチSWy及びSWzは、それぞれ電圧源Y及びZを選択するためのスイッチであり、スイッチSWyには制御信号POLが与えられ、スイッチSWzに

は制御信号POLがインバータINVを介して与えられる。即ち、スイッチSWyがオンの時はスイッチSWzがオフとなり、スイッチSWyがオフの時はスイッチSWzがオンとなる様に制御される。電圧源YとスイッチSWyとの接続点、及び電圧源ZとスイッチSWzとの接続点には、それぞれコンデンサCy及びCzの一端が接続され、各コンデンサCy及びCzの他端は接地されている。尚、出力電圧Vsの出力インピーダンスを下げるために、スイッチSWy及びSWzは、可能な限りオン時のインピーダンスが低い素子を用いることが好ましい。

【0031】<u>図2</u>に、<u>図1</u>に示す回路のタイミング図を示す。この電圧発生回路の動作を、 このタイミング図に基づいて説明する。

【0032】図示するように、制御信号POLは、ライン反転駆動では1水平時間毎に反転する信号であり、信号POLが高ハイレベルの時は、絵素を正電圧に充電する時限(タイミング)であり、ローレベルの時は、絵素を負電圧に充電する時限であることを意味する。スイッチSWy及びSWzは、その制御信号の入力がハイレベルの時にオンとなり、ローレベルの時にオフとなるスイッチであるとする。

【0033】図1に示す電圧発生回路の場合には、制御信号POLがハイレベルの時に、スイッチSWyがオンとなり、スイッチSWzがオフとなる。よって、電圧源Yから直流電圧VyがスイッチSWyを通じて電圧Vsとして出力される。この間、コンデンサCzはスイッチSWzによって、電圧源Yから切り離されているから、コンデンサCzが電圧源Yの出力の負荷とはならない。更に、予め電圧源Yの電圧Vyに充電されているコンデンサCyが、スイッチSWyを介して負荷変動に対応する充放電の電荷の供給源となる。同様に、制御信号POLがローレベルの時は、電圧源Zから直流電圧VzがスイッチSWzを通じて電圧Vsとして出力され、コンデンサCzが負荷変動に対応する充放電の電荷の供給源となる。

【0034】このようにコンデンサCy及びCzは、それぞれ直流電圧源Y又はZにのみ接続されており、出力電圧Vsの極性を切り替える時に、コンデンサCy及びCz自体が、電圧発生回路の出力の負荷とはならない。従って、コンデンサCy及びCzには、負荷変動による電圧変動を吸収するのに十分な容量のコンデンサを使用することができる。

【0035】<第2実施例>図3に、第2実施例の電圧発生回路の回路図を示す。本実施例では、第1実施例の電圧発生回路での電圧源X及びYを、それぞれ演算増幅器OPY及びOPXを用いて実現させている。演算増幅器OPYの非反転入力は、電圧Vhigh と電圧Vlow との間に、電圧Vhigh 側から直列接続された固定抵抗 $R_1$ 、 $R_2$ 及び $R_3$ のうち、固定抵抗 $R_1$ と $R_2$ との接続点に接続され、演算増幅器OPXの非反転入力は、固定抵抗 $R_2$ と $R_3$ との接続点に接続されている。上記電圧発生回路でのスイッチSWy及びSWzには、電界効果トランジスタFETy及びFETzを用いている。電界効果トランジスタは双方向性であり、且つ、オン抵抗が極めて小さいので、本発明のスイッチとして用いるのに適している。トランジスタFETy及びFETzの各ゲートは、それぞれ固定抵抗Ry及びR

zを介して、レベル変換回路Tに接続されている。レベル変換回路Tは、各トランジスタ FETy及びFETzに、理論レベルでそれぞれ与えられる信号POL、及びその反転信号を、トランジスタFETy及びFETzの制御に適したレベルに変換する回路である。このレベル変換回路Tは、使用する電界効果トランジスタの特性によっては不要である。

【0036】上記構成の電圧発生回路では、演算増幅器OPY及びOPXは、<u>図7</u>に示す電圧発生回路での演算増幅器OP。、OPo及びOP1のように、直接交流電圧(短矩波)源とはならず、直流電圧源としてしか動作しない。従って、使用する演算増幅器の立ち上がり特性(スルーレート)を考慮する必要がないので、スルーレートは小さくとも電流容量は十分に大きな演算増幅器を使用することができる。

【0037】この電圧発生回路では、出力の極性を切り換える時に、容量性負荷を正負に 充放電するために必要な電荷の一部を、コンデンサCy及びCzから得ることができるの で、<u>図9</u>に示すような、突入電流を流すためのトランジスタは原則的に不要である。必要 とする駆動回路の特性によっては、電流増幅のトランジスタを設けることは一向に差し支 えない。

【0038】上述したコンデンサCy及びCzは、1水平期間中の、振動電圧等を原因とする負荷変動に対応し、且つ、出力の極性を切り換える時に、容量性負荷に充放電を行うために、突入電流の電荷を供給している。しかし、本発明は上記構成に限られず、各電圧源Y及びZに、1水平期間中の負荷変動に対応する目的のコンデンサと、突入電流の電荷を供給する目的のコンデンサとを別々に複数設けてもよい。この様な構成とすることは、特にこれらの目的に必要なコンデンサの容量定数が大きく、異なる場合に有効である。

【0039】〈第3実施例〉<u>図4</u>に、第3実施例の電圧発生回路の回路図を示す。<u>図3</u>に示す電圧発生回路と同様の働きをする部分には、同じ符号を付記している。本実施例の電圧発生回路は、<u>図3</u>に示す電圧発生回路に加えて、演算増幅器OPYとトランジスタFETyとの接続点と、演算増幅器OPZとトランジスタFETzとの間にも、コンデンサCyzを有している。

【0040】本実施例の電圧発生回路では、コンデンサCyzは極性の異なる電圧Vyc電圧Vzとの間に接続されているので、一端が接地されているコンデンサCy及びCzに比べ、特に、上記切り替え時での突入電流の電荷供給の効果を上げやすい。

【0041】〈第4実施例〉図5に、第4実施例の階調電圧発生装置の回路図を示す。通常、階調電圧発生装置には、図7に示すように複数の電圧発生回路が必要であり、各電圧発生回路が1組の直流電圧源を有する。本実施例の階調電圧発生装置は、図示するように、2種の電圧Va及びVbを出力するために、第2実施例と同様の構成の2個の電圧発生回路からなる。各電圧発生回路は、それぞれ電圧源として演算増幅器OPJ及びOPK、並びに演算増幅器OPY及びOPZを有する。演算増幅器OPJの非反転入力は、電圧Vhighと電圧Vlowとの間に、電圧Vhigh側から直列接続された固定抵抗R4、R5及びR6のうち、固定抵抗R4とR5との接続点に接続され、演算増幅器OPKの非反転入力は、固定抵抗R5

これは、コンデンサに蓄えられた電荷が突入電流の一部として供給されるためである。又、本発明は、従来例に比べて電圧変動を押さえている。これは、振動電圧等による負荷変動に対してもコンデンサが補償しているからである。従って、本実施例の階調電圧発生装置を適用した信号線駆動回路では、その出力波形は、電圧変動が少なく、立ち上がり及び立ち下がり時の遅延が少なくなる。尚、信号線駆動回路は、階調電圧発生装置を一体化して組み込んだ構成にしてもよい。

### [0047]

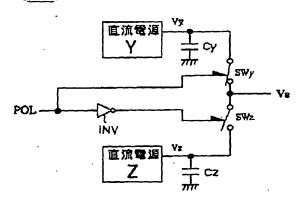
【発明の効果】以上の説明から明らかなように、本発明の階調電圧発生装置によれば、出力波形の遅延が低減され、且つ電圧変動を抑制することができるので、表示装置の表示品位を向上させることができる。

【0048】又、従来の回路では、演算増幅器が交流信号(短矩波)を発生し直接、容量性負荷に充放電するための電力を消費していたが、本発明の階調電圧発生装置では、充放電するための電荷の一部をコンデンサが供給しているので、その分の消費電力を削減することができる。更に、図9に示すような従来例では、電流増幅用のトランジスタで消費されていた電力も、本発明では不要になり、その分の消費電力を削減することができる。

【0049】更に、電圧源は交流電圧を出力する必要はないので、上述したように低スルーレートの安価な汎用演算増幅器が使用できる。その結果、コスト削減の効果が得られる。 コスト削減効果は、突入電流用のトランジスタを削除した場合には、更に大きくなる。

【0050】このような効果を有する階調電圧発生装置を信号線駆動回路に適用すれば、 その出力波形は、電圧変動が少なく、立ち上がり及び立ち下がり時の遅延が少なくなる。 その結果、表示品位が向上する。更に、信号線駆動回路での消費電力が低減されているの で、低消費電力の表示装置を実現できる。

## 【図1】



### [図2]

と $R_6$ との接続点に接続されている。同様に、演算増幅器OPYの非反転入力は、電圧 $V_{high}$ と電圧 $V_{low}$ との間に、電圧 $V_{high}$ 側から直列接続された固定抵抗 $R_1$ 、 $R_2$ 及び $R_3$ のうち、固定抵抗 $R_1$ と $R_2$ との接続点に接続され、演算増幅器OPXの非反転入力は、固定抵抗 $R_2$ と $R_3$ との接続点に接続されている。演算増幅器OPJ、OPK、OPY及びOPZのそれぞれの出力電圧 $V_j$ 、 $V_k$ 、 $V_y$ 及び $V_z$ を、固定抵抗 $R_1$ ~ $R_6$ の抵抗値を適当に設定することにより所定の値とし、異なる電圧 $V_a$ 及び $V_b$ が得られるようにする。

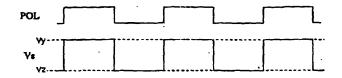
【0042】演算増幅器OPJの出力には、コンデンサCj及び電界効果トランジスタFETjが接続されている。各演算増幅器OPK、OPY及びOPZの出力にも、コンデンサCk及びトランジスタFETk、コンデンサCy及びトランジスタFETy、並びにコンデンサCz及びトランジスタFETzがそれぞれ接続されている。トランジスタFETj、FETk、FETy及びFETzの各ゲートは、それぞれ固定抵抗Rj、Rk、Ry及びRzを介して、レベル変換回路Tに接続されている。レベル変換回路Tは、理論レベルでそれぞれ与えられる信号POLを、トランジスタFETj及びFETyの制御に適したレベルに変換して、各トランジスタFETj及びFETzの制御に適したレベルに変換して、各トランジスタFETk及びFETzの制御に適したレベルに変換して、各トランジスタFETk及びFETzに与える。レベル変換回路Tは、使用する電界効果トランジスタの特性によっては不要である。

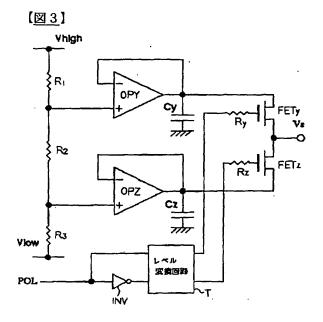
【0043】本実施例では、加えて電圧源OPJの出力と電圧源OPYの出力との間にコンデンサCjyを設け、電圧源OPKの出力と電圧源OPZの出力との間にコンデンサCk2を設けている。

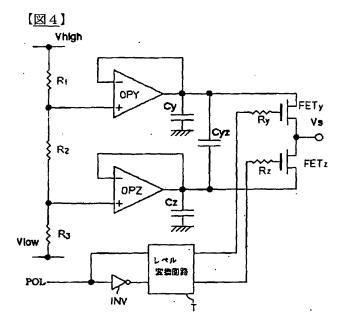
【0044】階調電圧発生装置は、第2実施例と同様に、消費電力を上げることなく、突入電流の電荷の供給及び負荷変動による電圧変動の吸収を行う。更に、上記コンデンサC jy及びCkzを備えているので、第2実施例の電圧発生回路における効果に加えて、特に振動電圧等の負荷変動に対して効果的である。振動電圧法では、信号線駆動回路は、1水平期間内に電圧Vaと電圧Vbとの選択/非選択を交互に繰り返すので、この1水平期間で、例えばトランジスタFETj及びFETyが選択されている場合は、コンデンサCjyが効果的に電圧変動を吸収する場合もある。

【0045】本実施例の階調電圧発生装置は、2個の電圧発生回路で構成したが、電圧発生回路の数は2個に限られず、図7に示す階調電圧発生装置のように、3個以上で構成してもよい。この場合に、2つの直流電圧源の出力間に設けるコンデンサ(図5ではコンデンサCjy及びCkz)は、任意の電圧発生回路の任意の直流電圧源間に設けることができる。

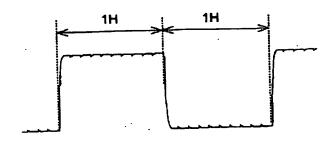
【0046】本実施例の階調電圧発生装置は、信号線駆動回路にも適用できる。図6に、信号線駆動回路を振動電圧法で駆動した場合の本発明の電圧発生回路の出力波形を示す。この図は、従来例の図10に示す出力波形に対応する。図6及び図10から分かるように、本発明は、従来例に比べて極性の切り替わり時の波形の立ち上がり及び立ち下がりが速い。

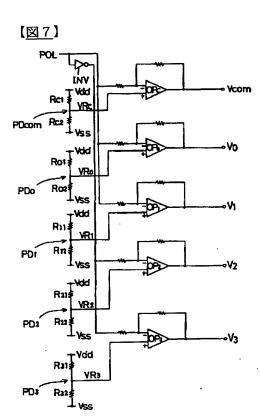




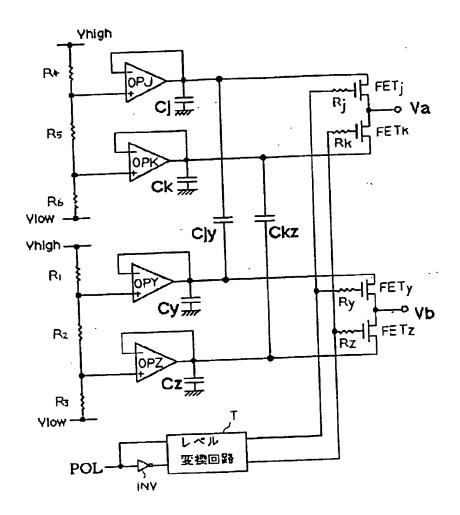


【図6】





【<u>図5</u>】



【図8】

·\_\_\_

